

# UNIVERSITE CLAUDE BERNARD - LYON I

DIPLÔME NATIONAL DE DOCTORAT (Arrêté du 7 août 2006)

Date prévue pour la soutenance.....22/11/2012..... N° d'étudiant 

1	0	9	2	2	4	6	2
---	---	---	---	---	---	---	---

Nom et Prénom de l'auteur : HADDAD Elias.....

Titre de la thèse : Conception, réalisation et caractérisation d'inductances intégrées haute fréquence.....

---

## Résumé de la thèse :

Cette thèse s'inscrit dans le contexte d'alimentation des systèmes électroniques portables à faible puissance (1 W environ) et fonctionnant sous faible tension. Avec la demande croissante pour la conversion d'énergie dans ces systèmes, l'intégration et la miniaturisation du convertisseur DC-DC devient une zone d'intérêt fort. Des recherches récentes ont montrées des convertisseurs avec des fréquences de commutation pouvant atteindre 100 MHz. Pour de faibles niveaux de tension ( $\approx 1$  V) et des puissances aux environs du Watt, les valeurs d'inductance de lissage de ces convertisseurs envisagées sont de l'ordre d'une centaine de nanoHenry. Ceci relance l'intérêt d'étudier l'intégration des composants passifs de dimensions millimétriques au sein d'un même boîtier avec les parties actives. Dans ce contexte, les travaux présentés dans ce manuscrit sont abordés par la conception d'inductances planaires en forme de spirale avec un noyau magnétique. Les simulations ont permis d'analyser les liens entre les paramètres géométriques et les paramètres électriques de l'inductance pour établir une structure d'inductance optimale en fonction de la limite de la technologie de réalisation. Une inductance planaire prise en sandwich entre deux couches de matériau magnétique est proposée. Les simulations ont montré l'intérêt de réaliser un tel composant. Sa structure présente plusieurs avantages, elle permet d'augmenter considérablement la valeur d'inductance tout en gardant le même encombrement par rapport à une inductance sans noyau magnétique. Elle permet également de réduire les perturbations électromagnétiques avec les composants environnants. Un procédé technologique de réalisation des inductances, basé sur la croissance électrolytique de cuivre à température ambiante, a été développé et optimisé pour valider les modélisations précédentes. Ce procédé est reproductible et permet une fabrication collective de composants. Un banc de caractérisation impédance métrique a également été conçu afin de déterminer les limites du fonctionnement fréquentiel des composants réalisés et de valider les performances de ces derniers. Ce travail propose une solution pour la réalisation de la puce active sur l'inductance dans le cadre d'un SOC (System-On-Chip). Il souligne par ailleurs l'importance de l'intégration pour l'électronique de faible puissance.